TD1 : Architecture des Processeur

Q1 : La taille des registre rd\_data\_i, rs1\_data\_o, rs2\_data\_o :

Rd\_data\_i fait 8 bits

Rs1\_data\_o et Rs2\_data\_o font 8 bits

Q2. Il faut 2 bits pour adresser 4 registres.

Donc tous les registre qui contiennent des adresse (rd\_add\_i, rs1\_add\_i, rs2\_add\_i) font 2 bits

Q6.

Une image contenant texte, Appareils électroniques, capture d’écran, logiciel

Description générée automatiquement

Q10.

Func\_i = 1

Q11.

addi t0, x0, 6 # t0 = a = 6

addi t1, x0, 2 # t1 = b = 2

addi t2, x0, 3 # t2 = c = 3

addi t3, x0, 1 # t3 = d = 1

# Calcul de e = (a + b) + (c + d)

add t4, t0, t1 # t4 = a + b

add t5, t2, t3 # t5 = c + d

add t6, t4, t5 # t6 = (a + b) + (c + d), t6 = e

addi t0, x0, 6 : 00000000011000000000010100010011

addi t1, x0, 2 : 00000000001000000000010110010011

addi t2, x0, 3 : 00000000001100000000011000010011

addi t3, x0, 1 : 00000000000100000000011010010011

add t4, t0, t1 : 00000000101101010000011100110011

add t5, t2, t3 : 00000000110101100000011110110011

add t6, t4, t5 : 00000000111101110000100000110011